

КР1534ППЗ/4 Аналогопозиционный преобразователь сигнала среднего/пикового уровня для управления двухканальными ВЛИ

Микросхемы КР1534ППЗ/4 представляют собой аналогопозиционные преобразователи сигнала среднего/пикового уровня управляющие двухканальными 14-разрядными шкальными вакуумными люминесцентными индикаторами (ВЛИ). Микросхемы рассчитаны на совместную работу с индикаторами типа ИЛТ4-30М (П-402), ИЛТ5-30М (П-408), но возможно использовать и индикаторы ИЛТ1-30М, ИЛТ2-30М, ИЛТ3-30М, ИЛТ6-30М, ИЛТ7-30М. Микросхема КР1534ПП4 выводит на индикатор сигналы среднего уровня, а КР1534ППЗ — сигналы и среднего и пикового уровней. Микросхема КР1534ПП4 является просто отбраковкой КР1534ППЗ в которой имеются внутренние дефекты в части схемы отвечающей за отображение сигналов пикового уровня. Микросхемы выполнены по планарно-эпитаксиальной технологии на р-канальных МДП-транзисторах. Предназначены для применения в устройствах индикации уровней сигналов в бытовой стереофонической радиоаппаратуре. Микросхемы чаще всего упакованы в керамикоплимерный корпус 2205.48-3 или в пластмассовый 2205.48-1. Встречаются варианты в перевернутом керамическом основании вверх корпусе 2205.48-3, а также в корпусах 2205.48-3 и 2205.48-1 с неформованными выводами и даже в корпусе 2205.48-1 с несимметричным чередованием длинных и коротких выводов по разным сторонам корпуса, но порядок выводов, считая от первого, всегда одинаковый. Варианты с внутривыпускным обозначением М102/К встречаются в перевернутых металлокерамических корпусах типа 244.48-5.

Типономиналы

КР1534ППЗ (М102) 6К0.348.927ТУ
 КР1534ПП4 (М102К) 6К0.348.927ТУ

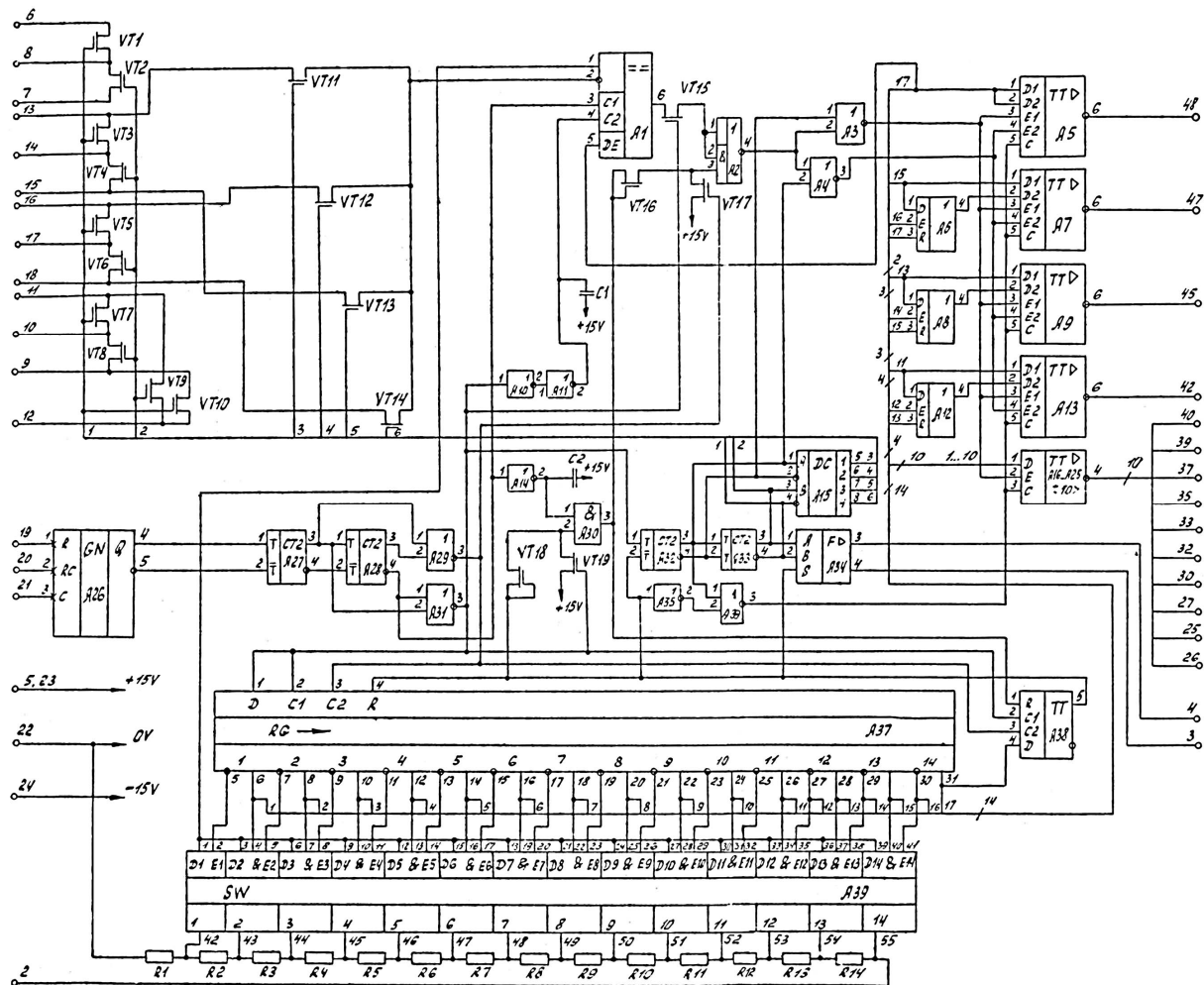
Условное обозначение

6	К1	-20dB	26
8	К	-15dB	25
7	К2	-10dB	27
11	D1	-8dB	30
10	D	-6dB	32
12	\bar{D}	-4dB	33
9	D2	-3dB	35
13	СУ1	-2dB	37
14	СУ	-1dB	39
15	СУ2	-0dB	40
16	ПУ1	+1dB	42
17	ПУ	+2dB	45
18	ПУ2	+3dB	47
19	R	+6dB	48
20	RC		
21	C		
2	V _{СТ}	G1	3
5, 23	+V _П	G2	4
24	-V _П		
22	GND		

Назначение выводов

1	n.c.	Не используется
2	+Vст	Напряжение стабилизации +7,5 В
3	G1	Управление сеткой первого канала
4	G2	Управление сеткой второго канала
5	+15V	Напряжение питания +15 В
6	K1	Коммутируемый вывод входного коммутатора включаемый Ф1
7	K2	Коммутируемый вывод входного коммутатора включаемый Ф2
8	K	Средний вывод входного коммутатора
9	D2	Коммутируемый вывод дублирующего коммутатора 1
10	D	Средний вывод дублирующего коммутатора прямой
11	D1	Коммутируемый вывод дублирующего коммутатора 2
12	D	Средний вывод дублирующего коммутатора инверсный
13	СУ1	Коммутируемый вывод коммутатора детектора среднего уровня включаемый Ф1/Времязадающая цепь
14	СУ	Средний вывод коммутатора детектора среднего уровня
15	СУ2	Коммутируемый вывод коммутатора детектора среднего уровня включаемый Ф2/Времязадающая цепь
16	ПУ1	Коммутируемый вывод коммутатора детектора пикового уровня включаемый Ф1/Времязадающая цепь
17	ПУ	Средний вывод коммутатора детектора пикового уровня
18	ПУ2	Коммутируемый вывод коммутатора детектора пикового уровня включаемый Ф2/Времязадающая цепь
19	R	Вывод подключения частотоподающих элементов тактового генератора
20	RC	Вывод подключения частотоподающих элементов тактового генератора
21	C	Вывод подключения частотоподающих элементов тактового генератора
22	GND	Общий
23	+15V	Напряжение питания +15 В
24	-15V	Напряжение питания -15 В
25	-15dB	Выход "-15 дБ"
26	-20dB	Выход "-20 дБ"
27	-10dB	Выход "-10 дБ"
28	n.c.	Не используется
29	n.c.	Не используется
30	-7dB	Выход "-7 дБ"
31	n.c.	Не используется
32	-5dB	Выход "-5 дБ"
33	-4dB	Выход "-4 дБ"
34	n.c.	Не используется
35	-3dB	Выход "-3 дБ"
36	n.c.	Не используется
37	-2dB	Выход "-2 дБ"
38	n.c.	Не используется
39	-1dB	Выход "-1 дБ"
40	0dB	Выход "0 дБ"
41	n.c.	Не используется
42	+1dB	Выход "+1 дБ"
43	n.c.	Не используется
44	n.c.	Не используется
45	+2dB	Выход "+2 дБ"
46	n.c.	Не используется
47	+3dB	Выход "+3 дБ"
48	+6dB	Выход "+6 дБ"

Структурная схема



Описание работы

Блок входных коммутаторов имеет в своем составе коммутатор входных стереосигналов на ключах VT1, VT2 (входы 6, 7, выход 8). Можно использовать в качестве входного дублирующий спаренный коммутатор на ключах VT7, VT8 и работающих в противофазе VT9, VT10 (входы 9, 11, выходы 10, 12). На ключах VT3, VT4 выполнен коммутатор сигналов среднего уровня (вход 14, выходы 13, 15), а на VT5, VT6 выполнен коммутатор сигналов пикового уровня (вход 17, выходы 16, 18). Дублирующий коммутатор можно использовать и для замены коммутаторов среднего и пикового уровней, при определенных видах дефектов ключей VT3, VT4, VT5, VT6, просто соединив соответствующие выводы. Например, при дублировании коммутатора среднего уровня надо соединить выводы 13-11, 15-9, 14-10, если это не помогает, то попробовать использовать противофазное плечо, соединив выводы 13-9, 15-11, 14-10. Необходимо понимать, что сигналы среднего уровня схема снимает с выводов 13 и 15, а пикового с 16 и 18 соответственно. К этим выводам подключаются интегрирующие емкости (0,47 мкФ).

Схема управления формирует из сигналов тактового генератора многофазную тактовую последовательность и попеременно позиционный и гистограммный коды в регистре A37. Содержащийся в регистре A37 код управляет цепочкой из 14 ключей A39. На каждый из ключей подается определенный уровень опорного напряжения задаваемый величинами сопротивлений встроенной цепочки резисторов. Напряжение левого или правого каналов с выхода коммутаторов, что определяется фазой тактовой последовательности, сравнивается схемой сравнения A1 последовательно и поразрядно с выходным напряжением всех 14 ключей. В фазе измерения среднего уровня состояние ключей определяется гистограммным кодом содержащимся в регистре A37, а в фазе измерения пикового уровня в регистр вводится позиционный код. При равенстве входных напряжений схема сравнения A1 разрешает запись активного уровня в выходные триггеры A5...13, A16...25. Таким образом в выходных триггерах формируются динамические последовательности соответствующие величинам напряжений левого и правого каналов попеременно в гистограммном и позиционном кодах. Схема на триггерах A6, A8, A12 отвечает за отображение в четырех старших разрядах индикатора только позиционного кода.

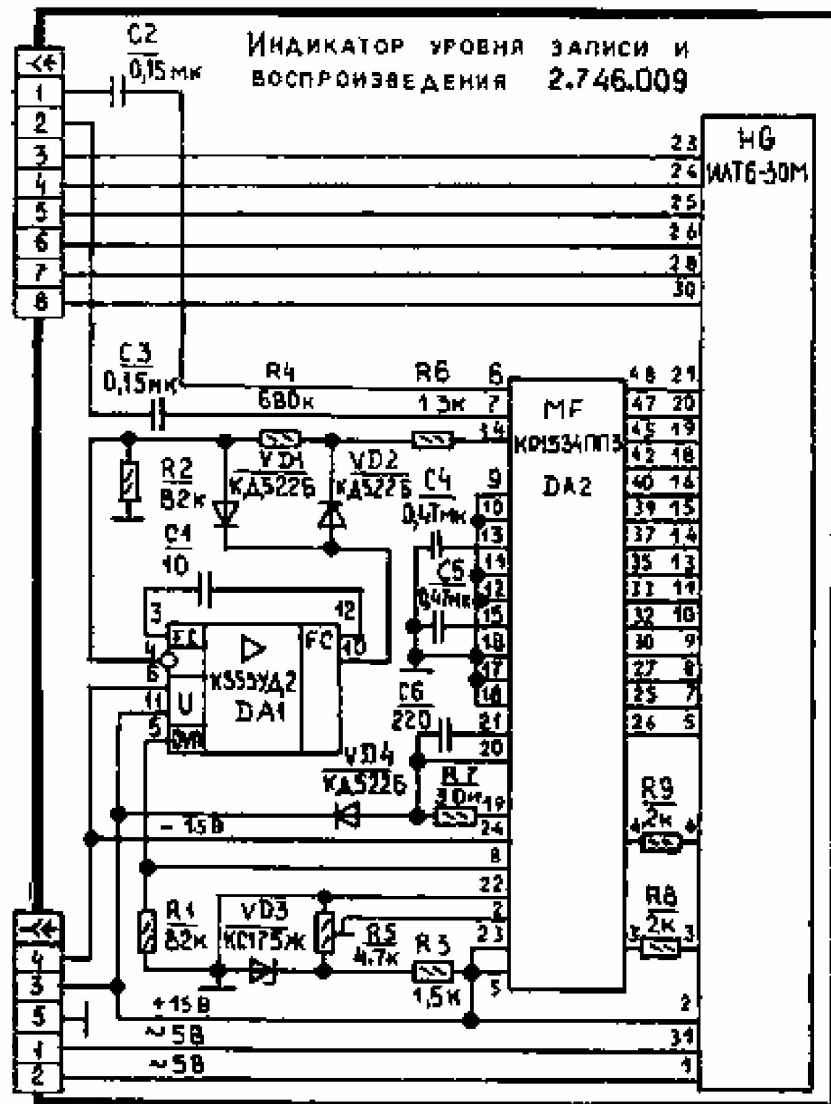
Предельные параметры

Напряжение питания	$\pm 13,5 \dots 16,5$	В
Входное напряжение	$-10 \dots +10$	В
Напряжение стабилизации	$-13,5 \dots +13,5$	В
Сопротивление анодной нагрузки, не менее	27	кОм
Сопротивление утечки анода, не менее	2	МОм
Сопротивление сеточной нагрузки, не менее	2	кОм
Сопротивление утечки сетки, не менее	2	МОм
Температура окружающей среды	$-10 \dots +70$	$^{\circ}\text{C}$

Электрические параметры при $t = 25^{\circ}\text{C}$

Параметр	Режим измерения				Знач.	Ед. измер.
	$U_{п1}, \text{В}$	$U_{п2}, \text{В}$	$U_{ст}, \text{В}$	$U_{вх}, \text{В}$		
Номинальное напряжение питания					± 15	В
Ток потребления, не более	16,5	-16,5	0	—	10	мА
Выходное отрицательное напряжение низкого уровня на выходах управления анодами, не менее	0	-27	-13,5	0	-2	В
Выходное положительное напряжение низкого уровня на выходах управления анодами, не более	27	0	13,5	0	4	В
Выходное отрицательное напряжение низкого уровня на выходах управления сетками, не менее	0	-27	-13,5	0	-5	В
Выходное положительное напряжение низкого уровня на выходах управления сетками, не более	27	0	13,5	0	4	В
Ток утечки на выводах К1, К2, С2, С2, СУ1, СУ2, ПУ1, ПУ2, не менее	16,5	-16,5	-16,5	—	3	мкА
Входной ток на выводах К1, К2, С2, С2, СУ1, СУ2, ПУ1, ПУ2, не менее	16,5	-16,5	-16,5	—	150	мкА
Частота коммутации максимальная, не более	16,5	-16,5	0	—	280	Гц
Диапазон рабочих температур					$-10 \dots +70$	$^{\circ}\text{C}$

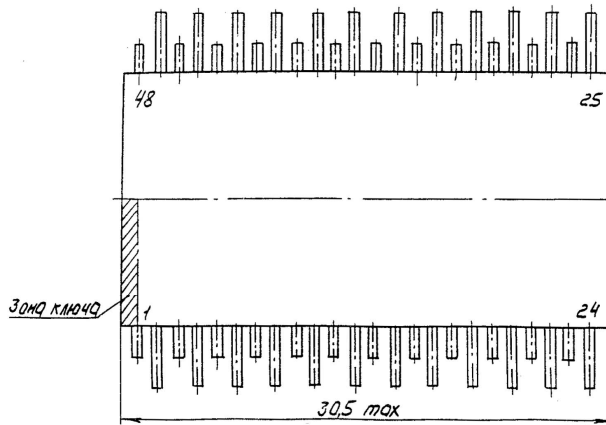
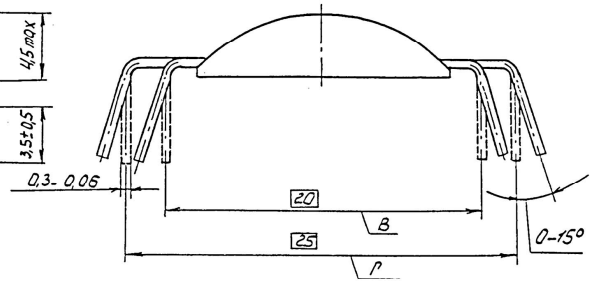
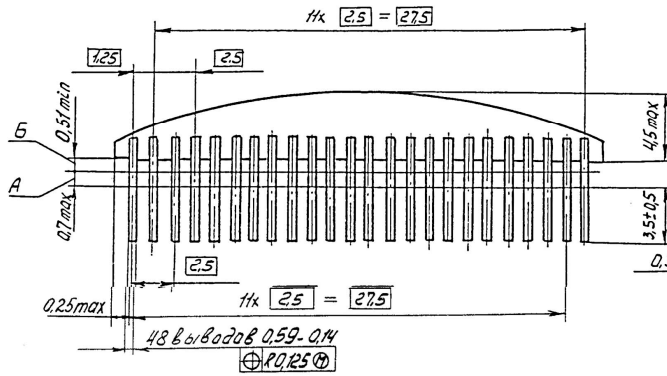
Схема применения



На рисунке приведена схема платы 2.746.009 типового индикатора записи и воспроизведения, где не предусмотрена индикация пикового уровня сигнала. Несмотря на возможность индикации пикового уровня у микросхемы KP1534ППЗ во всех известных типовых промышленных применениях её включают не используя такую возможность, т.е. как KP1534ПП4. Можно предположить, что эта функция у KP1534ППЗ реализована некорректно и реально такой микросхемы не существует, а существует только KP1534ПП4.

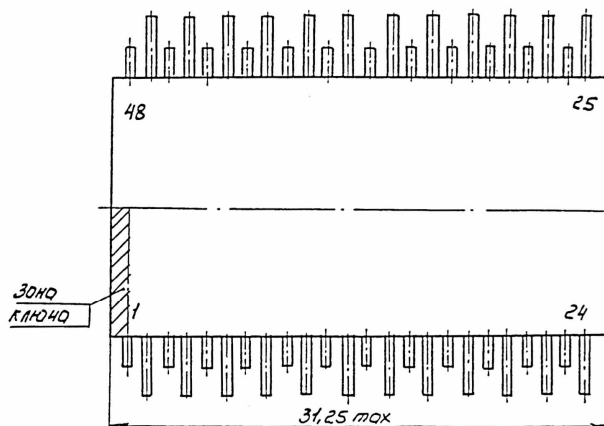
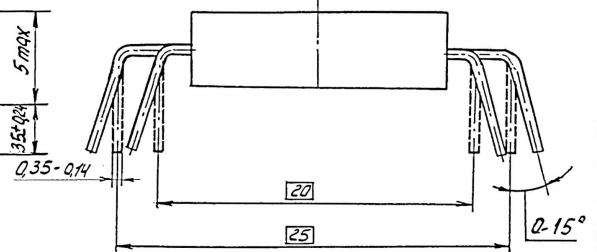
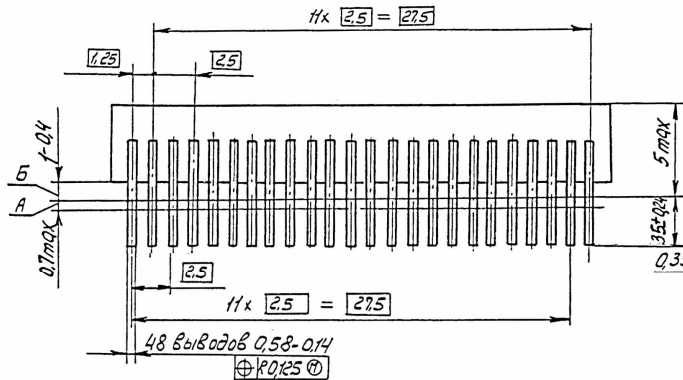
Чертежи корпусов

Керамикополимерный корпус типа: 2205.48-1



1. А - длина вывода, в пределах которой производится контроль смещения осей выводов от номинального расположения.
2. Б - расстояние между установочной плоскостью и плоскостью основания микросхемы.
3. Размеры В и Г выполняются при установке ИС на печатную плату.
5. Нумерация выводов показана условно.

Пластмассовый корпус типа: 2205.48-1



1. А - длина вывода, в пределах которой устанавливается смещение осей выводов от номинального расположения.
2. Б - длина вывода не регулируемая для монтажа.
3. Размеры 20 и 25 выполняются при установке ИС на печатную плату.
4. Нумерация выводов показана условно.